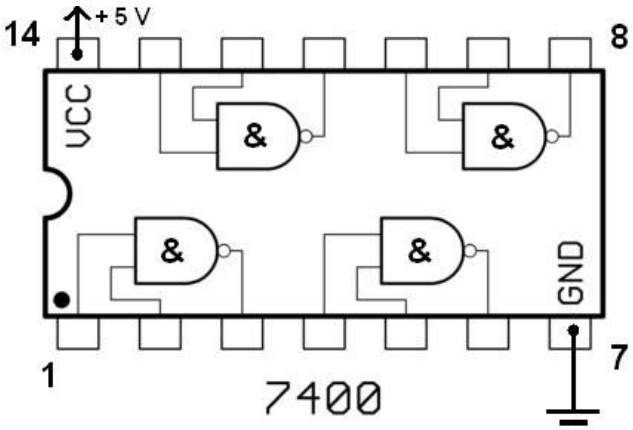
Fachrichtungen der Physik

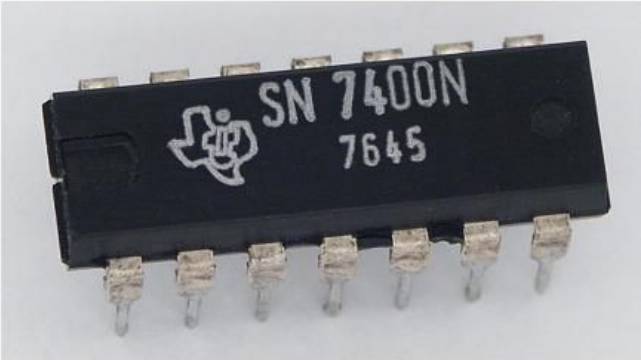
UNIVERSITÄT DES SAARLANDES

Physikalisches Grundpraktikum für Physiker/innen

Teil III

Digitalelektronik





WWW-Adresse Grundpraktikum Physik: http://grundpraktikum.physik.uni-saarland.de/

Praktikumsleiter:

PD Dr. Manfred Deicher
Zimmer: 1.11, Gebäude E 2.6
e-mail: manfred.deicher@tech-phys.uni-sb.de
Telefon: 0681/302-58198

Dr. Herbert Wolf
Zimmer: 1.13, Gebäude E2.6
e-mail: herbert@tech-phys.uni-sb.de
Telefon: 0681/302-2038

Version 3 (RS/MD 4/2011)

Ziel des Versuchs

Die digitale Elektronik mit ihrer binären Schaltlogik ist die Grundlage aller modernen Datenverarbeitungs- und Kommunikationsgeräte. Ebenso wird sie in zunehmendem Maß bei Mess- und Regelaufgaben im Labor eingesetzt. In diesem Versuch werden Kenntnisse über logische Verknüpfungen vermittelt und einfache logische Schaltungen aufgebaut.

1. Fragen

1. Erklären Sie den Unterschied zwischen Analog- und Digitalelektronik.
2. Wie sind das binäre und das hexadezimale Zahlensystem aufgebaut? Drücken Sie Ihr Alter dezimal, binär und hexadezimal aus.
3. Wie viele Bit werden benötigt, um die Anzahl Tage eines Jahres benennen zu können?
4. Erklären Sie die Funktionsweise eines Bipolartransistors.
5. Erstellen Sie eine Wahrheitstabelle für einen Inverter.
6. Erstellen Sie Wertetabellen für folgende logische Verknüpfungen mit jeweils 3 Eingängen: AND, NAND, OR, NOR, XOR.
7. Welche Funktion erfüllt der auf der Titelseite abgebildete integrierte Schaltkreis?
8. Entwerfen Sie eine Schaltung aus NAND-Gattern, die die Funktion eines AND-Gatters erzeugt.
9. Nennen Sie mindestens zwei Anwendungen im Alltag, bei denen Flipflops eine Rolle spielen.
10. Wer war Konrad Zuse und warum ist das eine Vorfrage für diesen Praktikumsversuch?

2. Literatur und Software

- Th. Elze und C. Freudenberger
  Digital-Elektronik - Vorlesung für Studenten der Physik und Informatik
  J. W. Goethe-Universität Frankfurt am Main, 1998
  http://grundpraktikum.physik.uni-saarland.de/scripts/Uni_Frankfurt_Digital_Elektronik.pdf
- Vorlesung *Elektronik für Physiker*
  Universität Kiel
  http://www.ieap.uni-kiel.de/plasma/ag-piel/elektronik/
- U. Tietze, C. Schenk
  Halbleiter-Schaltungstechnik
  12. Aufl., 2002, Springer, ISBN: 3-540-42849-6
- *DigitalSimulator*
  http://www.draw2d.org/digitalsimulator/
- *Logic Simulator*
  http://www.tetzl.de/java_logic_simulator_de.html
- *Digital Works*
  http://www.spsu.edu/cs/faculty/bbrown/circuits/

3. Grundlagen

3.1 Schaltalgebra (Boole'sche Algebra)

Digitale Schaltungen sind aus wenigen logischen Grundschaltungen aufgebaut. Verknüpfungen und ganze Netzwerke aus diesen Grundschaltungen und die sich ergebenden Zusammenhänge beschreibt man mit Hilfe der Booleschen Algebra, die in der Digitaltechnik auch Schaltalgebra genannt wird. Ein digitales System arbeitet auf „binäre" Art und Weise, d.h. es besteht aus Elementen, die nur zwei diskrete Zustände annehmen können, die als Null und Eins bezeichnet werden (Symbole „0" und „1").

Im Falle eines mit elektronischen Schaltelementen realisierten digitalen Systems werden diese Werte den Schaltzuständen von Halbleiterschaltungen zugeordnet. Digitale Systeme lassen sich aber auch mit anderen eindeutigen diskreten Zuständen realisieren, z.B. „hell" und „dunkel", „Spin up" und „Spin down" usw.

Digitale Zustände, also 0 oder 1, werden mit Hilfe von Zahlensystemen auf unsere Werteskala der natürlichen Zahlen abgebildet. Gebräuchlich sind vier Systeme (Tab. I):

- Das binäre Zahlensystem, bestehend aus den Dualzahlen 0 und 1,
- das Oktalsystem,
- das Hexadezimalsystem, dabei werden die Ziffern 10 bis 15 durch die Buchstaben A bis F dargestellt,
- und natürlich das Dezimalsystem.

Tab. I: Vergleich der verschiedenen Zahlensysteme.

Dual (binär)	Dezimal	Oktal	Hexadezimal
0000	0	0	0
0001	1	1	1
0010	2	2	2
0011	3	3	3
0100	4	4	4
0101	5	5	5
0110	6	6	6
0111	7	7	7
1000	8	10	8
1001	9	11	9
1010	10	12	A
1011	11	13	B
1100	12	14	C
1101	13	15	D
1110	14	16	E
1111	15	17	F

Ein Beispiel:

Die Dezimalzahl 19 = $1 \cdot 10^1 + 9 \cdot 10^1$ und

die Binärzahl 10011 = $1 \cdot 2^4 + 0 \cdot 2^3 + 0 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2$

stellen beide denselben Zahlenwert dar.

Eine binäre Ziffer nennt man *Bit*; eine Gruppe von 8 Bits werden als *Byte* bezeichnet und zwei Bytes bilden ein *Word*.

Es gibt drei logische Grundverknüpfungen, aus denen beliebig komplizierte Netze aufgebaut werden können: Konjunktion (UND), Disjunktion (ODER) und Negation (NICHT). In der Realisierung als elektronische Schaltung werden diese Verknüpfungen auch als „Gatter“ (englisch „Gate“) bezeichnet. Im Folgenden werden diese Verknüpfungen mit ihren Schaltsymbolen und ihren Wahrheitstabellen vorgestellt. Dabei bezeichnen *A*, *B*, … jeweils die Eingänge und *X*, *Y*, *Z* die Ausgänge der Verknüpfung. Bei den Schaltsymbolen werden jeweils die Symbole nach DIN EN 60617-12 und die in den USA immer noch benutzten Symbole dargestellt.

In der Schaltalgebra werden oft statt des Verknüpfungsoperators „$\wedge$“ ein „$\bullet$“ (UND-Verknüpfung, Boolesches Produkt) bzw. statt „$\vee$“ ein „+“ (ODER-Verknüpfung, Boolesche Summe) benutzt. Der „$\bullet$“ wird oft weggelassen. Der Vorteil dieser Schreibweise ist, dass ohne großes Nachdenken die aus der normalen Algebra bekannten Rechenregeln benutzt werden können, z.B. Multiplikation vor Addition. Dies gilt jedoch nur, wenn in der benutzten Logik 1 = wahr und 0 = falsch sind.

Negation:

Die Negation (auch NICHT oder NOT genannt) kehrt den Wert einer logischen Variablen um:

$$X = \overline{A} \quad \text{oder} \quad X = \neg A \tag{1}$$

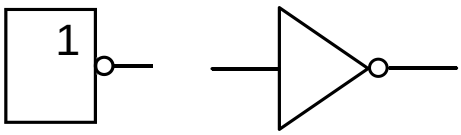


Abb 1: NICHT-Verknüpfung, Symbol nach DIN EN 60617-12 (links) und USA-Symbol (rechts).

Wahrheitstabelle für die Negation:

A	*X*
0	1
1	0

UND-Verknüpfung (Konjunktion):

Bei einer UND-Verknüpfung (auch AND) nimmt die Ausgangsvariable dann und nur dann den Wert 1 an, wenn alle Eingangsvariablen den Wert 1 besitzen:

$$X = A \wedge B \quad \text{oder} \quad X = A \bullet B \tag{2}$$

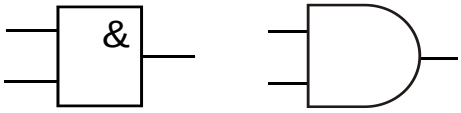


Abb 2: UND-Verknüpfung, Symbol nach DIN EN 60617-12 (links) und USA-Symbol (rechts).

Wahrheitstabelle für die UND-Verknüpfung:

A	*B*	*X*
0	0	0
0	1	0
1	0	0
1	1	1

ODER-Verknüpfung (Disjunktion):

Bei einer ODER-Verknüpfung (auch OR) nimmt die Ausgangsvariable nur dann den Wert 1 an, wenn mindestens eine Eingangsvariable den Wert 1 besitzt:

$$X = A \vee B \quad \text{oder} \quad X = A + B \tag{3}$$

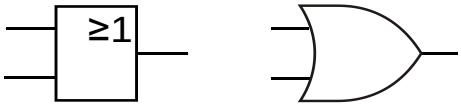


Abb 3: ODER-Verknüpfung, Symbol nach DIN EN 60617-12 (links) und USA-Symbol (rechts).

Wahrheitstabelle für die ODER-Verknüpfung:

A	*B*	*X*
0	0	0
0	1	1
1	0	1
1	1	1

Mit den drei Verknüpfungen NICHT, UND und ODER können alle logischen Verknüpfungen dargestellt werden. Allerdings lassen sich einige abgeleitete Verknüpfungen einfacher mit einem realen Halbleiterschaltkreis realisieren. Mit diesen abgeleiteten Funktionen NAND und NOR lassen sich ebenso alle Verknüpfungen darstellen.

NAND-Gatter:

Der Name ist abgeleitet aus NOT und AND. Der Ausgang des Gatters ist 1, wenn einer der Eingänge nicht 1 ist:

$$X = \overline{A \wedge B} \quad \text{oder} \quad X = \overline{A \bullet B} \tag{4}$$

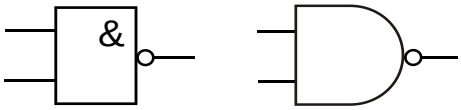


Abb 4: NAND-Verknüpfung, Symbol nach DIN EN 60617-12 (links) und USA-Symbol (rechts).

Wahrheitstabelle für das NAND-Gatter:

A	*B*	*X*
0	0	1
0	1	1
1	0	1
1	1	0

NOR-Gatter:

Der Name ist abgeleitet aus NOT und OR. Der Ausgang ist 1, wenn mindestens einer der Eingänge nicht 1 ist.

$$X = \overline{A \vee B} \quad \text{oder} \quad X = \overline{A + B} \tag{5}$$

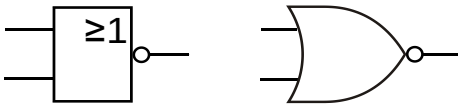


Abb 5: NOR-Verknüpfung, Symbol nach DIN EN 60617-12 (links) und USA-Symbol (rechts).

Wahrheitstabelle für das NOR-Gatter:

A	*B*	*X*
0	0	1
0	1	0
1	0	0
1	1	0

XOR-Gatter:

Eine weitere abgeleitete Verknüpfung ist das Antivalenz-Gatter oder XOR-Gatter. Der Name ist eine Abkürzung für „e*X*clusive *OR*“. Wie bei einer Entweder-Oder-Aussage ist der Ausgang nur 1, wenn nur einer der beiden Eingänge 1 ist:

$$\begin{aligned} X &= \overline{(A \wedge B) \vee (\overline{A} \wedge \overline{B})} = (A \wedge \overline{B}) \vee (\overline{A} \wedge B) \quad \text{oder} \\ X &= \overline{(A \bullet B) + (\overline{A} \bullet \overline{B})} = (A \bullet \overline{B}) + (\overline{A} \bullet B) \end{aligned} \tag{6}$$

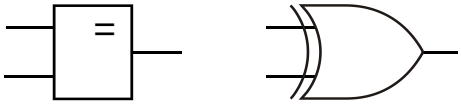


Abb 6: XOR-Verknüpfung, Symbol nach DIN EN 60617-12 (links) und USA-Symbol (rechts).

Wahrheitstabelle für das XOR-Gatter:

A	*B*	*X*
0	0	0
0	1	1
1	0	1
1	1	0

Es gibt auch Gatter mit mehr als 2 Eingängen, insbesondere in der Form integrierter Schaltkreise. Dann bezeichnen wir mit A_i, B_i, C_i.. die Eingänge und mit X_i den Ausgang des i-ten Gatters.

Die Vereinfachungsregeln aus der Zahlenalgebra, das Punktrechnung vor Strichrechnung geht, gilt analog in der Schaltalgebra, hier geht UND vor ODER. Für die Klammersetzung gelten folgende Regeln: Für die NOR-Verknüpfung und UND-Verknüpfung sind keine Klammern erforderlich. Für ODER-Verknüpfungen sind Klammern unbedingt erforderlich, damit die Bedeutung der Gleichung erhalten bleibt.

Darüber hinaus gelten folgende Regeln:

Kommutativgesetz:

$$\begin{aligned} X &= A \bullet B = B \bullet A \\ X &= A + B = B + A \end{aligned} \tag{7}$$

Assoziativgesetz:

$$\begin{aligned} X &= A \bullet (B \bullet C) = (A \bullet B) \bullet C \\ X &= A + (B + C) = (A + B) + C \end{aligned} \tag{8}$$

Distributivgesetz:

$$\begin{aligned} X &= A \bullet (B + C) = (A \bullet B) + (A \bullet C) \\ X &= A + (B \bullet C) = (A + B) \bullet (A + C) \end{aligned} \tag{9}$$

Gesetze von De Morgan:

$$\begin{aligned} X &= \overline{A \bullet B \bullet C \bullet ...} = \overline{A} + \overline{B} + \overline{C} + ... \\ X &= \overline{A + B + C + ...} = \overline{A} \bullet \overline{B} \bullet \overline{C} \bullet ... \end{aligned} \tag{10}$$

Außerdem gilt für

$$\begin{aligned} &\text{UND:} && A \bullet 0 = 0 \quad A \bullet 1 = A \quad A \bullet A = A \quad A \bullet \overline{A} = 0 \\ &\text{ODER:} && A + 0 = A \quad A + 1 = 1 \quad A + A = A \quad A + \overline{A} = 1 \\ &\text{NICHT:} && \overline{\overline{A}} = A \\ & && \overline{\overline{0}} = 0 \qquad \overline{\overline{1}} = 1 \end{aligned} \tag{11}$$

3.2 Physikalische Realisierung von Schaltfunktionen

Eine mögliche Darstellungsart der beiden Zustände 0 und 1 ist die Zuordnung zu zwei verschiedenen Spannungswerten. Falls die 1 dem positiven Spannungspegel entspricht, gebraucht man den Begriff „positive Logik“; „negative Logik“ ordnet der 0 den positiveren Spannungspegel zu. Die absoluten Werte sind in keiner Weise maßgebend, insbesondere muss die 0 nicht einem Pegel von null Volt entsprechen.

Bei der physikalischen Realisierung von Gattern benutzt man üblicherweise Spannungs- und stromgesteuerte Bauelemente, wie Dioden und Transistoren, einfache Schalter täten es übri-

gens auch. Die Parameter einer solchen Anordnung, wie z.B. die Dioden-Schwellspannung oder der Gleichstromverstärkungsfaktor eines Transistors, sind von Bauteil zu Bauteil verschieden und ändern sich außerdem mit der Temperatur. Deshalb sind Spannungspegel nur innerhalb gewisser Toleranzgrenzen definiert, z.B. 0 = 5 V ± 0.5 V ; 1 = -12 V ± 1 V. Je nach Art der verwendeten Bauteile („Hardware“) existieren verschiedene Familien von logischen Bauelementen, von denen wir im Folgenden einige betrachten werden.

Eine charakteristische Größe der verschiedenen Gatter ist die Übertragungskennlinie, definiert als Ausgangsspannung des Gatters als Funktion seiner Eingangsspannung(en). Hierbei durchläuft die Eingangsspannung alle, d.h. die von den technischen Daten zugelassenen Werte, nimmt also nicht nur die den beiden Zuständen 1 und 0 entsprechenden Pegel an.

Kein reales elektronisches Bauteil ändert seinen Zustand sprunghaft zwischen zwei Werten, sondern durchläuft die Differenz mehr oder minder schnell. Dabei treten dann Spannungswerte auf, die nicht den definierten binären Zuständen entsprechen. Der Ausgang eines Gatters kann aber an den Eingang eines anderen Gatters gelegt werden, so dass es wichtig ist zu wissen, wie das Gatter auf nicht definierte (Spannungs-)Pegel am Eingang reagiert.

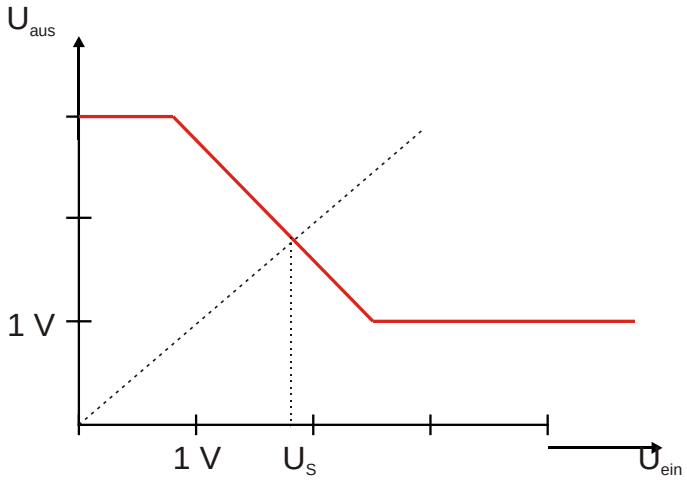


Abb 7: Übertragungskennlinie eines Gatters.

Abb.7 zeigt die gemessene Übertragungskennlinie eines Gatters, d.h. Die Spannung des Ausgangssignals U_{aus} als Funktion des Eingangssignals U_{ein}. Qualitativ sieht man, dass es sich um ein invertierendes Gatter handelt. Der Schnittpunkt der Übertragungskennlinie mit der Winkelhalbierenden bestimmt die Umschaltspannung U_S.

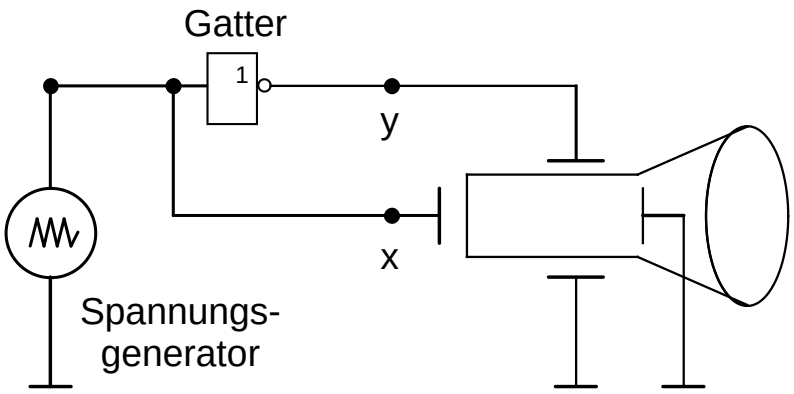


Abb 8: Darstellung der Übertragungskennlinie eines Gatters mit einem Oszilloskop.

Zur Messung der Übertragungskennlinie wird eine veränderliche Gleichspannung (0 V - 5 V) mit einem Dreiecksgenerator an den Eingang des Gatters gelegt und gleichzeitig mit dem *x*-Eingang eines Oszilloskops verbunden, während die Gatter-Ausgangsspannung dem y-Eingang verbunden wird (Abb. 8).

Dioden-Logik (DL)

Die Dioden-Logik ist die älteste Logik-Schaltkreisfamilie. Sie besteht nur aus passiven Bauelementen, deshalb ist keine Negation möglich. Abb. 9 zeigt ein UND-Gatter, realisiert mit Dioden.

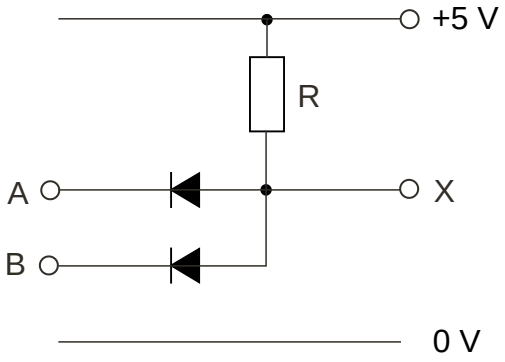


Abb 9: UND-Gatter realisiert in Dioden-Logik.

Die Spannung einer Si-Diode in Durchlassrichtung beträgt etwa 0.7 V Damit verschiebt sich bei dem UND-Gatter der Wert der logischen „0“ um 0.7 Volt in Richtung zur logischen „1“. Bei einem ODER-Gatter verschiebt sich der Wert der logischen „1“ entsprechend in Richtung zur logischen „0“. Werden mehrere Gatter hintereinander geschaltet, kann bald nicht mehr zwischen „1“ und „0“ unterschieden werden.

Transistor-Transistor-Logik (TTL)

Durch den Einsatz eines Transistors als aktives Bauelement werden am Ausgang Pegel von praktisch 0 Volt und 5 Volt erreicht. Mit einem Transistor lässt sich als einfachstes logisches Bauelement ein Inverter realisieren (Abb. 10).

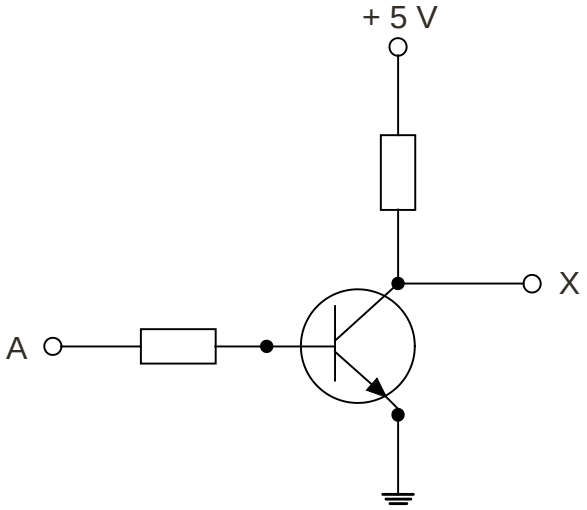


Abb. 10: Inverter, bestehend aus einem Bipolartransistor und entsprechenden Vorwiderständen.

Die TTL ist heute eine der gebräuchlichsten Schaltkreisfamilien. Bei der TTL wird durch die Verwendung eines Multi-Emitter-Transistors ein schnelles Umschalten ermöglicht. Die Ausgangsstufe ist so aufgebaut, das gleiche Schaltgeschwindigkeiten in der Anstiegs- und in der Abfallflanke erreicht werden (Totem-Pole-Stufe). Abb. 11 zeigt den Aufbau eines NAND-Gatters in TTL (SN 7400N, s. Titelbild).

In der Praxis werden hauptsächlich die negierten Gatter verwendet, da diese universeller einsetzbar sind als die nicht-negierten Gatter. Man kann beispielsweise aus NAND-Gattern ein AND-Gatter zusammenschalten, aber nicht aus AND-Gattern ein NAND-Gatter herstellen.

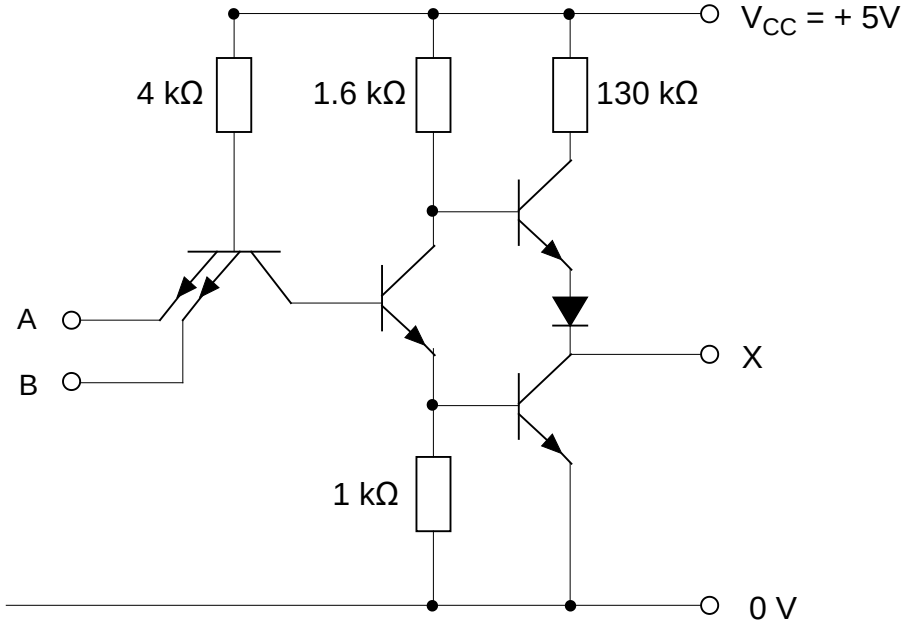


Abb 11: NAND-Gatter in TTL (SN 7400N, Titelbild).

MOS- und CMOS-Logik

Heutige hochintegrierte Schaltkreise können auf einer Fläche von wenigen cm^2 aus vielen Millionen Transistoren bestehen. Der Intel 6-Kern-Prozessor „Core i7“ (Sandy Bridge) hat 2.27 Milliarden Transistoren auf einer Fläche von 431 mm^2. Dies ist nur möglich, wenn die Größe der einzelnen Transistoren und ihre Leistungsaufnahme immer weiter verringert wird. Dies wird durch den Einsatz von MOSFETs und insbesondere mit der komplementären MOS-Technik (CMOS) möglich.

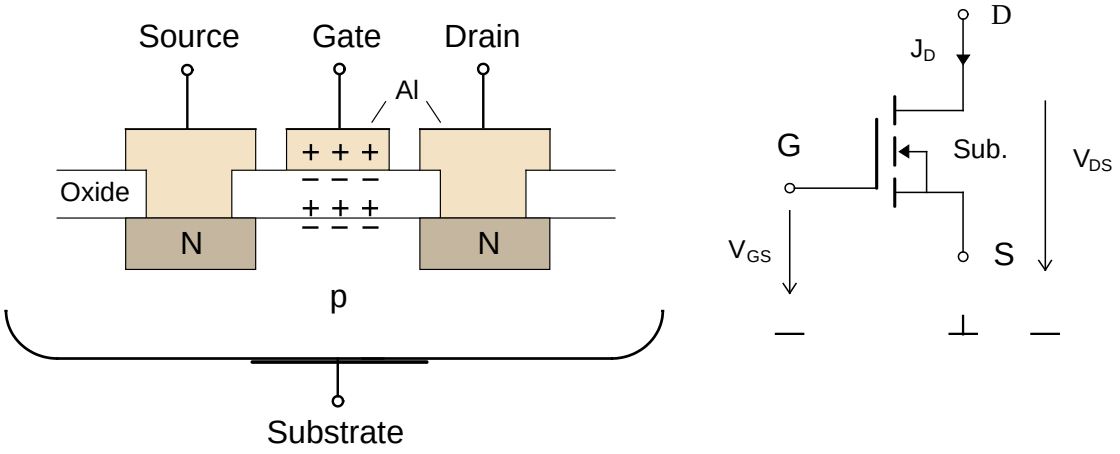


Abb. 12: Schematischer Aufbau und Schaltsymbol eines n-channel-MOSFET.

Der Feld-Effekt-Transistor (FET) ist ein Halbleiterbauelement, dessen Operation von der Kontrolle eines Stromes durch ein elektrisches Feld bestimmt wird. Er unterscheidet sich vom üblichen bipolaren Transistor dadurch, dass der Strom durch ihn nur von einer Sorte von Ladungsträgern bestimmt wird, er ist deshalb ein unipolares Bauelement. FET mit isolierter Steuerelektrode werden als MOSFET (Metal-Oxide-Semiconductor-FET) bezeichnet.

Der „n-channel"-MOSFET besteht aus einem leicht positiv-dotierten Si-Substrat, in welches zwei stark n-dotierte Bereiche hineindiffundiert wurden (Abb. 12). Der Abstand zwischen diesen beiden - Drain (D) und Source (S) - beträgt wenige µm. Eine dünne (nm) Lage isolierendes SiO_2 schließt den Kristall nach außen ab. Nur über Drain und Source sind Aussparungen, die den elektrischen Kontakt zu den aufgedampften Aluminium-Elektroden herstellen.

Die Gate-Elektrode bildet mit der Isolationsschicht aus SiO_2 und dem gegenüberliegenden Substrat einen Plattenkondensator. Legt man eine bzgl. des Substrats positive Spannung an das Gate, so baut sich ein elektrisches Feld senkrecht zur Oberfläche des Kristalls auf. Seine Feldlinien „enden" an induzierten negativen Ladungen im Substrat. Ihre Anzahl ist der Höhe der Gate-Spannung V_{GS} proportional. Diese negativen Ladungen bilden den negativen Kanal („n-channel") im sonst p-dotierten Substrat. Da nun in Drain und Source ebenfalls negative Ladungsträger vorhanden sind, fließt ein Strom J_D von Drain nach Source beim Anlegen einer positiven Drainspannung V_{DS}. Der n-Kanal zwischen D und S bildet gewissermaßen einen durch V_{GS} steuerbaren ohmschen Widerstand.

Vertauscht man die Polarität der Dotierungen, d.h. ein schwach n-leitendes Substrat mit zwei stark p-dotierten Drain- und Source-Bereichen bei sonst gleichem Aufbau, erhält man den „p-channel"-MOSFET. Hier bilden sich beim Anlegen einer negativen Gate-Spannung positive Ladungsträger im „p-channel", es fließt ein Strom von „Löchern" zwischen Drain und Source.

In der komplementären MOS-Technik (CMOS) wird jeweils ein n-channel mit einem p-channel MOSFET in Serie geschaltet. Damit erhält man ein Bauelement, dessen Schaltfunktion die eines Inverters (NOT-Gatter) ist (Abb. 13).

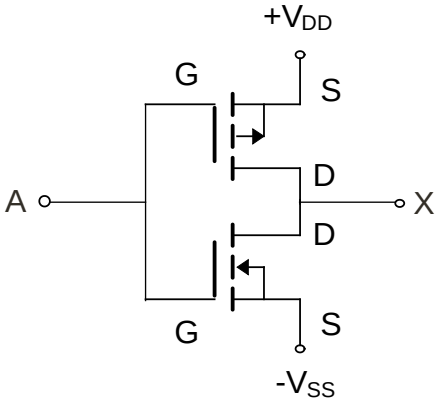


Abb 13: NOT-Gatter in CMOS-Technik.

Wird eine positive Spannung an den Eingang V_{DD} gelegt, schaltet der n-channel-FET „ein" und der Ausgang liegt über den niederohmigen Drain-Source-Kanal an $-V_{SS}$, der p-channel-FET leitet nicht, da er eine negative Gate-Spannung benötigt, um in den leitenden Zustand zu gelangen. Liegt am Eingang V_{SS} eine negative Spannung, sperrt der n-channel-FET und der Ausgang nimmt über den p-channel das Potential $+V_{DD}$ an. Der Querstrom durch die Schaltung ist zu jeder Zeit Null. Lediglich beim Umschalten zur Bewegung der Ladungsträger wird Leistung benötigt.

4. Versuchsdurchführung

Die Universal-Aufbauplatte (Abb. 14) ist mit 320 4-mm-Buchsen bestückt, die in einem 19-mm-Raster angeordnet sind. Jeweils 4 benachbarte Buchsen sind ringförmig miteinander verbunden, zusätzlich sind 2-mm-Buchsen vorgesehen, die zur Stromversorgung von Operationsverstärkern verwendet werden können. Beim Einstecken eines Moduls wird dieses polaritätsrichtig mit der Versorgungsspannung verbunden. Die beiden obersten und die beiden untersten Buchsenreihen sind zur Stromversorgung durchverbunden. Von unten nach oben: -15 V, Masse 0 V, +5 V und +15 V.

In der Abb.14 sehen Sie die Aufbauplatte mit einigen aufgesteckten Modulen. Bei dem linken Modul lassen sich vier Eingangssignale schalten, die unabhängig voneinander mit einem Kippschalter entweder auf H (High, also 1) oder auf L (Low, also 0) gestellt werden können. Außerdem kann ein kurzer Impuls H gegeben werden. Das mittlere Modul enthält vier NAND-Gatter mit je zwei Eingangssignalen. Das rechte Modul ermöglicht die visuelle Anzeige mit Hilfe von roten LEDs. Ergibt sich für den jeweiligen Ausgangswert eine 1, dann leuchtet die dazugehörige LED.

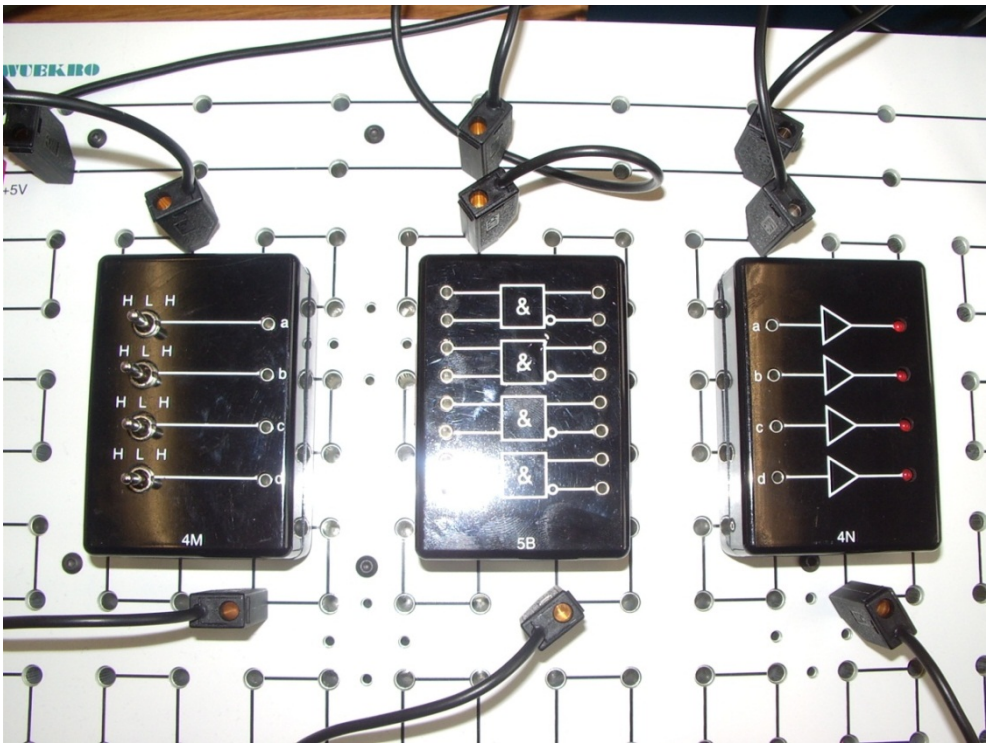


Abb 14: Aufbauplatte mit aufgesteckten Modulen.

Setzen Sie die Gatter, die Sie benutzen möchten, wie in der Abb. 14 auf das Aufbaubrett. Jedes Modul hat oben links einen Eingang für die Versorgungsspannung und unten rechts einen 0 V-Anschluss (Erde). Versorgen Sie die Module mit der verfügbaren Spannung von 5 V. Benutzen Sie dazu die 4-mm-Steckverbindungen (Kabel mit Bananenstecker). Um die Gatter nun miteinander zu verbinden verwenden Sie die 2-mm-Steckverbindungen (die kleineren Kabel, Mini-Bananenstecker).

Aufgabe 1: Halbaddierer

Unter einem Halbaddierer versteht man eine digitale Schaltung, mit deren Hilfe sich zwei einstellige Binärzahlen addieren lassen. Sie verfügt über zwei Ein- sowie zwei Ausgänge. An

den beiden Ausgängen liefert der Halbaddierer einmal die direkte Summe der Zahlen, zum anderen den möglichen Übertrag.

Erstellen Sie eine vierspaltige Wertetabelle (zwei Eingänge und zwei Ausgänge) und tragen sie in die Eingangsspalten die vier möglichen Zustandskombinationen ein. Um welche handelt es sich dabei? Nun überprüfen Sie, welche Werte sich für die beiden Ausgangssignale ergibt, wenn Sie die Eingangssignale addieren. Nennen Sie einen Ausgang „Summe“ und den anderen „Übertrag“. Wenn Sie die Wertetabelle ausgefüllt haben, realisieren Sie die Schaltung auf dem Aufbaubrett. Sie können auch zuerst ein Schaltbild skizzieren, da dies oft übersichtlicher ist.

Sie haben eine Viertelstunde Zeit, um die Schaltung aufzubauen. Ziel ist es nicht unbedingt, den Halbaddierer in dieser Zeit korrekt zu verschalten. Hauptsächlich sollen sie sich mit der Logik des Problems und deren Umsetzung zu befassen. Experimentieren Sie! Nach 15 min hilft Ihnen Ihr Betreuer, falls Sie nicht selbst zu einem Ergebnis gekommen sind. Fragen Sie nach, wenn Sie die Erläuterungen nicht nachvollziehen können, denn Sie brauchen diese Schaltung als Grundlage für den nächsten Versuchsteil.

Aufgabe 2: Volladdierer

Diese zweiten Aufgabe baut direkt auf der zuvor gestellten auf. Dabei handelt es sich um eine Schaltung, die in der Lage ist, drei einstellige Binärzahlen zu addieren. Bei der Addition mehrstelliger Binärzahlen muss neben der bitweisen Addition gleichwertiger Binärstellen gegebenenfalls auch der Übertrag aus der Addition der vorhergehenden geringer wertigen Stelle berücksichtigt werden. Eine solche Schaltung heißt Volladdierer.

Erstellen Sie eine fünfspaltige Wertetabelle (drei Eingänge und zwei Ausgänge) und tragen Sie in die Eingangsspalten die möglichen Zustandskombinationen ein. Wie viele verschiedene Kombinationen gibt es? Überprüfen Sie auch hier, welche Ausgangswerte sich bei „Summe“ und „Übertrag“ durch die Addition der drei Eingangssignale ergeben. Sobald Sie die Wertetabelle vollständig ausgefüllt haben können Sie die Schaltung aufbauen. Wenn Sie die vorangegangene Aufgabe verstanden haben, sollte Ihnen diese Schaltung nicht mehr allzu schwierig fallen. Hinweis: Experimentieren Sie mit den Gattern und versuchen Sie, die Aufgabe ohne Hilfe Ihres Betreuers umzusetzen.

Aufgabe 3: RS-Flipflop

Ein Flipflop, auch bistabile Kippstufe genannt, ist eine elektronische Schaltung, die sich in zwei stabilen Zuständen befinden kann und eine „Speicherfunktion“ von 1 Bit besitzt. Es gibt eine große Vielzahl unterschiedlicher Flipflops, so dass man nur über diese Bauteile einen eigenen Praktikumsversuch konzipieren könnte. Hier soll nur das einfachste Flipflop, das RS-Flipflop, besprochen werden. Die Bezeichnung ist eine Abkürzung der Begriffe Set und Reset.

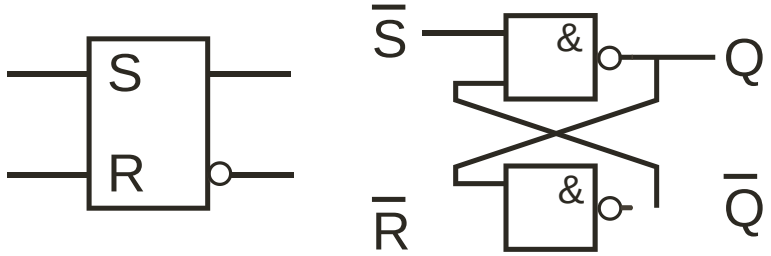


Abb 15: Symbol eines RS-Flipflops (links) und Realisierung mit zwei NAND-Gattern (rechts).

Die Abb. 15 zeigt das Schaltsymbol eines RS-Flipflops und dessen Aufbau durch zwei NAND-Gatter. Liegt am S-Eingang ein 1-Signal, springt der Ausgang von 0 auf 1. Dieser Zustand hält so lange an, bis am R-Eingang ein 1-Signal liegt.

Bauen Sie auf dem Aufbaubrett ein RS-Flipflop aus zwei NAND-Gattern auf. Erstellen Sie eine Wertetabelle mit zwei Ein- und zwei Ausgängen, und geben Sie die in der Tabelle vorgegebenen Eingangskombinationen der Reihe nach ein. Beobachten Sie, in welchem Zustand sich jeweils die beiden Ausgänge befinden und notieren Sie die Ergebnisse.

R	S	Q	$\overline{Q}$
0	0		
0	1		
1	1		

R	S	Q	$\overline{Q}$
0	0		
1	0		
1	1		

Was fällt Ihnen auf? Erklären Sie dieses Ergebnis.

Aufgabe 4: Ampelschaltung

Entwerfen Sie den Schaltplan für eine gewöhnliche Verkehrsampel. Dabei sollen Sie acht Phasen realisieren, in denen die Ampel die in der Tabelle aufgeführten Zustände anzeigt. Denken Sie daran, dass beim binären Zählen stets mit der Null begonnen wird. Sie müssen also von 0 bis 7 anstatt von 1 bis 8 zählen! Wie viele Bits werden dazu benötigt?

Zustand	Ampelphase	Eingang A	Eingang B	Eingang C
0	Rot			
1	Rot			
2	Rot			
3	Rot und Gelb			
4	Grün			
5	Grün			
6	Grün			
7	Gelb			

Füllen Sie als ersten Schritt die Tabelle mit den entsprechenden Binärzahlen aus. Suchen Sie dann Gemeinsamkeiten in den Zahlen, die den gleichen Zustand erzeugen sollen. Die Ampel zeigt z.B. immer dann Rot an, wenn …? Formulieren Sie diese Gemeinsamkeiten mit Hilfe der Booleschen Algebra und prüfen Sie, ob die De Morganschen Sätze die Ausdrücke noch vereinfachen können. Versuchen Sie, beim Aufbau mit möglichst wenigen Kabeln zu arbeiten, da auch in der Praxis bei einer Verkehrsampel die Schaltpläne so entworfen werden, dass möglichst wenig Kabel benutzt werden muss (weniger Kabel bedeuten geringere Kosten). Es kann außerdem von Nutzen sein, nicht mit den Eingängen A, B und C, sondern mit den invertierten Eingängen zu arbeiten. Bauen Sie die Schaltung auf und zeigen Sie Ihrem Betreuer, dass Ihre Ampel funktioniert.